

OSW 2025

광과학 광반도체

워크숍 2025

The 1st Optical Science & Opto-Semiconductor Workshop

Recent technologies of PIC (Photonics Integrated Circuit)

Optical technologies for Semiconductor Processing

2025. **6.16**(월)~**18**(수)

수원컨벤션센터

주 최

OSK 사단법인 한국광학회
OPTICAL SOCIETY OF KOREA Optical Society of Korea

공동주최

GUIP
경기도 대학혁신플랫폼



반도체기술혁신원



양자제어물성 연구소
Institute of Quantum Systems

후 원

PANOPTICS
We serve you the future!

LUEN SOFT

TSNE (주)태성에스엔이

KOPTi 한국광기술원

Poster Presentation Session

Poster Presentation		6월 17일 (화요일) 13:30 - 18:30
좌장 : 서민교(KAIST), 허지혁(한양대)		ROOM : 4F 로비
Silicon Photonics-I (Modulator and Laser)		
PS-01	링 변조기 기반 WDM 송신기의 온도 안정화 제어 기법 <i>*RHO Dae-Won, CHOI Woo-Young, PARK Jae-Koo, JI Yong-Jin (Yonsei University)</i>	
Silicon Photonics-II (System and Packaging)		
PS-02	링 필터 기반 4-채널 WDM 수신기 및 파장 교정 장치 <i>*LEE Jae-Ho, JI Yong-Jin, CHOI Woo-Young (Yonsei University), KIM Hyun-Kyu (Samsung Electronics)</i>	
PS-03	뉴로모픽 연산을 위한 다채널 광 가중 장치 및 적응형 제어 시스템 <i>*JI Yong-Jin, LEE Jae-Ho, CHOI Woo-Young (Yonsei University)</i>	
PS-04	바이어스 컨트롤러를 포함한 25 Gb/s의 850nm 실리콘 단일 칩 광 수신기 <i>*YANG Seung-Jae, LEE Jae-Ho, CHOI Woo-Young (Yonsei University)</i>	
Silicon Photonics-III (Device Innovation)		
PS-05	이중 버스 도파로 구조 레이스트랙 공진기에서의 상보 결합 <i>*KIM Tae-Won, KIM Sang-Sik (KAIST), HASAN Mehedi (Texas Tech University), CHOI Yu-Sung, YOON Jae-Woong (Hanyang University)</i>	
PS-06	CMOS 공정 기반 후면조사형 비격리 단일광자 아발란치 다이오드 <i>*EOM Do-Yoon, CHOI Hyun-Seung, CHOI Woo-Young, LEE Myung-Jae (Yonsei University)</i>	
Nano Photonics on Chip		
PS-07	고효율 PIC-광섬유 결합을 위한 마이크로렌즈 인터페이스 A High-Efficiency Microlens Interface for PIC-to-Fiber Coupling <i>*WHANG Gyu-Chan, KIM Moo-Hyuk, KIM Myung-Ki (Korea University)</i>	
PS-08	Enhanced Field Localization in (Short-Wave Infrared) SWIR Surface Plasmon Resonance Using 2D Ti ₃ C ₂ T _x MXene Films <i>*KIM Han-Na, KIM Myung-Ki, SONG Da-In, JIN Young-Ho, YU A-Ran (Korea University), KIM Hye-Rim, KOO Chong-Min (Sungkyunkwan University)</i>	
PS-09	Multilayer Metasurface-Integrated Microdisk Laser for Low-NA Optical Systems <i>*YU A-Ran, KIM Myung-Ki, KIM Moo-Hyuk, SONG Da-In (Korea University), YOON Seung-Ju (Samsung Electronics)</i>	
Application-I (양자)		
PS-10	저 분자 유기물을 이용한In _{0.53} Ga _{0.47} As/InP 메사형 포토다이오드 저온 패시베이션 <i>*KIM Tae-Kyun, HEO Jun-Seok (Ajou University)</i>	
PS-11	광반도체 기반 양자소자 개발을 위한 KIST 개방형 양자랩 인프라 구축과 장비 도입 현황 <i>*허형준, 최상수, 백우석, 박창릉 (KIST)</i>	
PS-12	광자 검출 효율 향상을 위한 단일광자 아발란치 다이오드의 가드링 최적화 연구 <i>*CHOI Hyun-Seung, LEE Myung-Jae, EOM Do-Yoon, CHAE Young-Cheol (Yonsei University)</i>	
Application-II (모빌리티,바이오,센싱,디스플레이)		
PS-13	단일 광자 검출기의 근적외선 검출 효율 개선 연구 <i>*YOOK Se-Young, EOM Doyoon, CHOI Woo-Young, LEE Myung-Jae (Yonsei University)</i>	
PS-14	3D 얼굴 모델링 데이터를 이용한 딥러닝 학습 기반 Ai 시선추적 시스템 <i>*김운용, 윤정록 (KOPTI, 전남대학교), 김희민, 전성국, 박주영 (KOPTI)</i>	

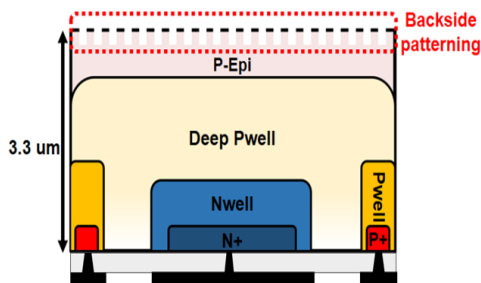
CMOS 공정 기반 고성능 단일광자 아발란치 다이오드

엄도윤*, 최현승, 최우영, 이명재**

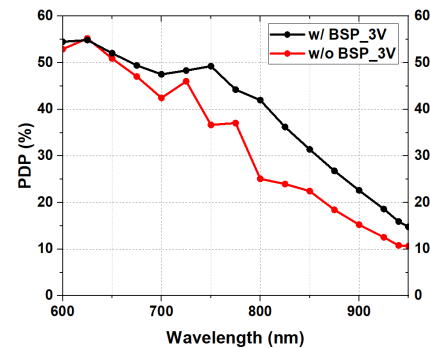
연세대학교 전기전자공학과

*dja1995@yonsei.ac.kr, **mj.lee@yonsei.ac.kr

단일광자 아발란치 다이오드(Single-Photon Avalanche Diode, SPAD)는 여러 바이오 및 라이다 응용 분야에서 핵심 센서 기술로 활용될 것으로 전망되며, 많은 응용에 있어 높은 광자 검출 효율 (Photon Detection Probability, PDP)이 가장 중요한 조건이다[1]. 이를 위해 비격리 구조를 적용한 후면조사형 SPAD가 연구되고 있지만, 대부분 자체 개발된 내부 공정을 사용해 파운드리 CMOS와의 호환성에 한계가 있었다[2]. 본 연구에서는 파운드리 CMOS 이미지 센서(CIS) 공정 기반으로 후면조사형 비격리 SPAD를 설계, 제작(그림1)하고, 후면 패터닝(Backside Patterning, BSP) 기술을 적용하여 장파장 영역에서의 PDP를 크게 향상시켰다. 실험 결과, 제안된 SPAD는 약 30V의 항복 전압과 3V 초과 전압 조건에서 단위 면적당 약 1 cps 이하의 매우 낮은 노이즈 (Dark Count Rate, DCR) 특성을 보였으며, 600~950nm 파장대에서 최대 약 55%의 PDP를 달성했다(그림2). 특히 BSP 기술을 통해 940nm 파장에서 PDP가 16%까지 도달하며, 기존 대비 약 47% 향상된 성능을 나타냈다. 본 연구는 고성능 후면조사형 SPAD의 CMOS 공정 기반 상용화 가능성을 보여주며, 바이오, 라이다 등 차세대 센서 분야에서 크게 활용될 것으로 기대된다.



[그림1] 후면조사형 비격리 단일광자 아발란치 다이오드의 구조



[그림2] 후면조사형 비격리 단일광자 아발란치 다이오드의 후면 패터닝 유무에 따른 광자 검출 효율 (PDP) 비교

Acknowledgments

This work was supported by the Yonsei University Research Fund of 2024 (2024-22-0504) and the Institute of Information & Communications Technology Planning & Evaluation (IITP) grant funded by the Ministry of Science and ICT (MSIT, Korea) (RS-2025-02218723).

References

- [1] M.-J. Lee *et al.*, "High-performance back-illuminated three-dimensional stacked single-photon avalanche diode implemented in 45-nm CMOS technology," *IEEE J. Sel. Topics Quantum Electron.*, vol. 24, no. 6, Nov.-Dec. 2018.
- [2] S. Shimada *et al.*, "A SPAD depth sensor robust against ambient light: the importance of pixel scaling and demonstration of a 2.5μm pixel with 21.8% PDE at 940nm," in *International Electron Devices Meeting (IEDM)*, San Francisco, CA, USA, Dec. 2022, pp. 37.3.1-37.3.4.

CMOS 공정 기반 고성능 단일광자 아발란치 다이오드

OSW
| 2025

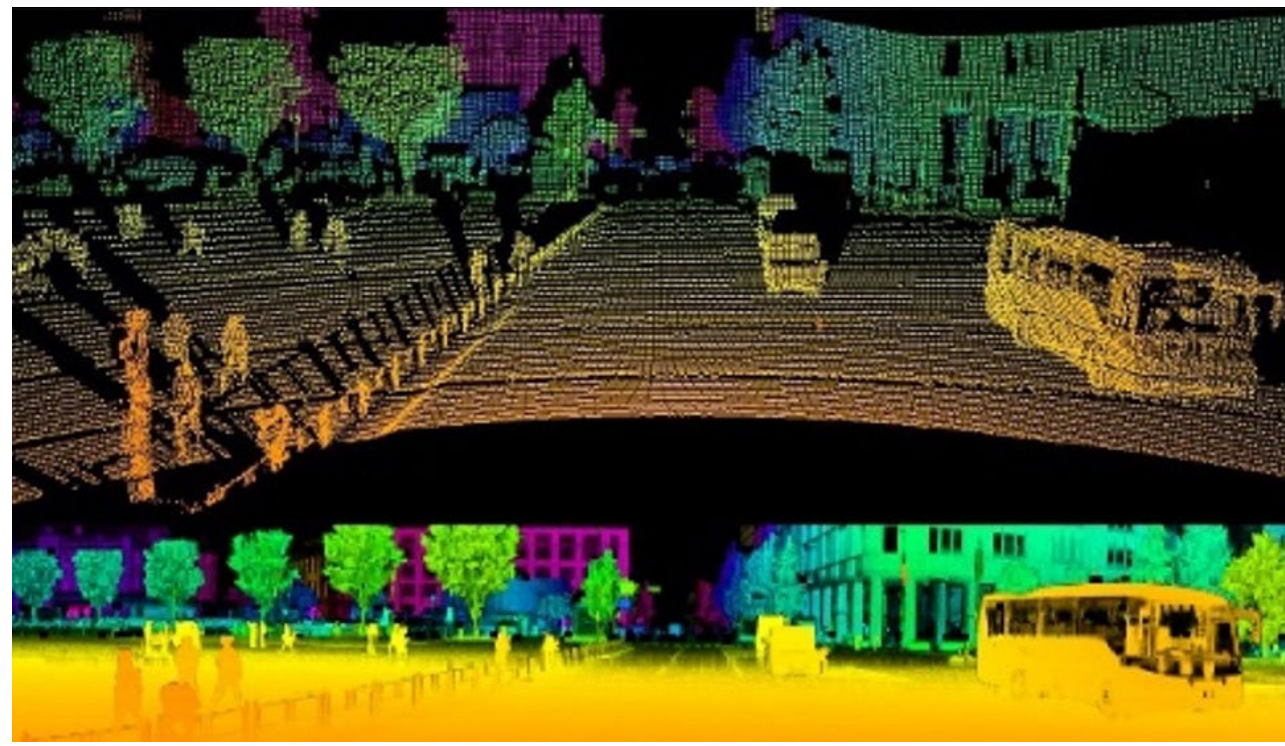
엄도윤*, 최현승, 최우영, 이명재**

연세대학교 전기전자공학과

*dja1995@yonsei.ac.kr, **mj.lee@yonsei.ac.kr



SPAD Applications



Source : Sony

[Autonomous vehicles]



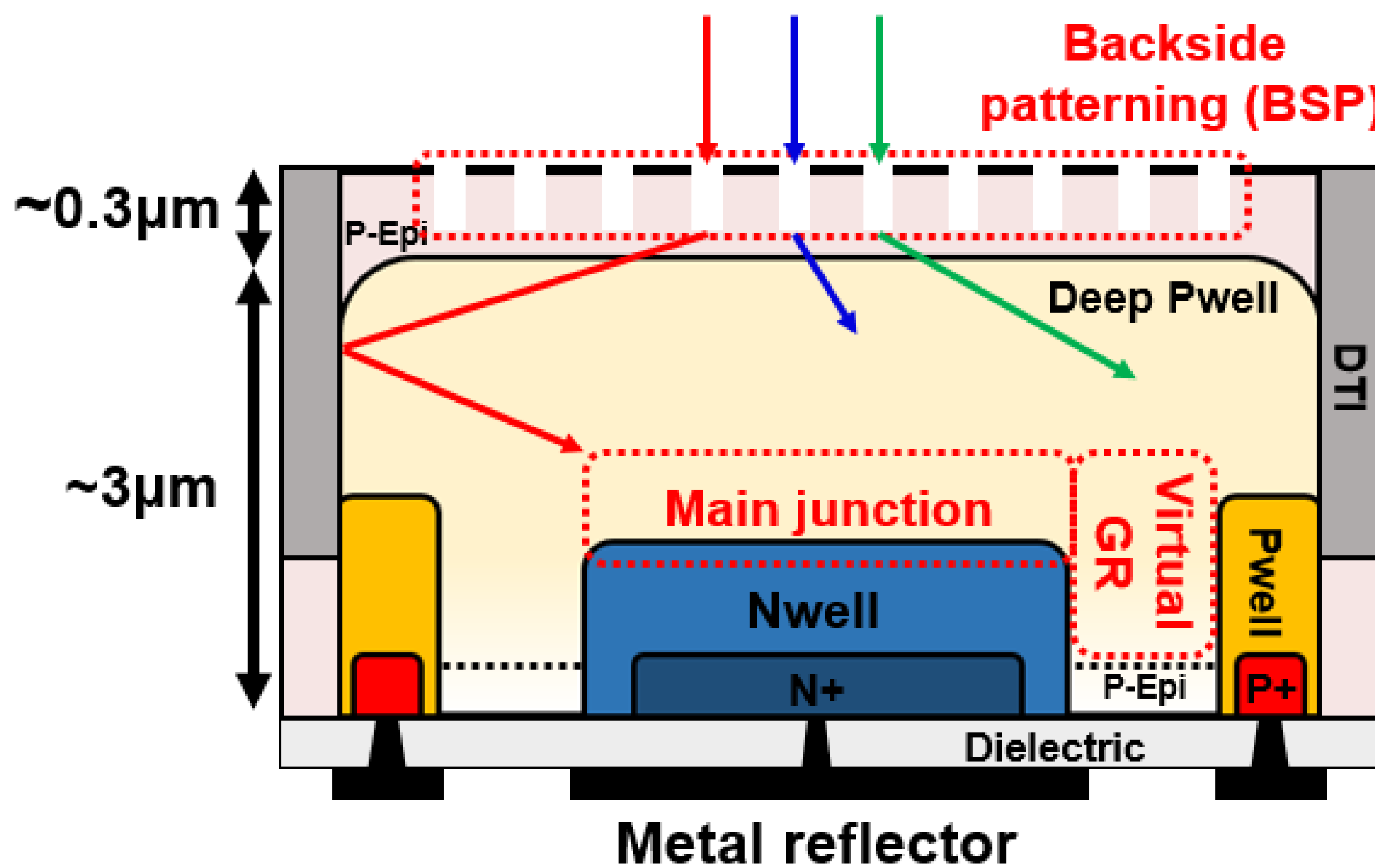
Source : GE HealthCare

[ToF PET]

- Single-photon avalanche diodes (SPADs) are widely used in several applications such as autonomous vehicles and time-of-flight positron emission tomography (ToF PET).

Device Structure and Simulation

[Back-illuminated (BI) non-isolated SPAD]



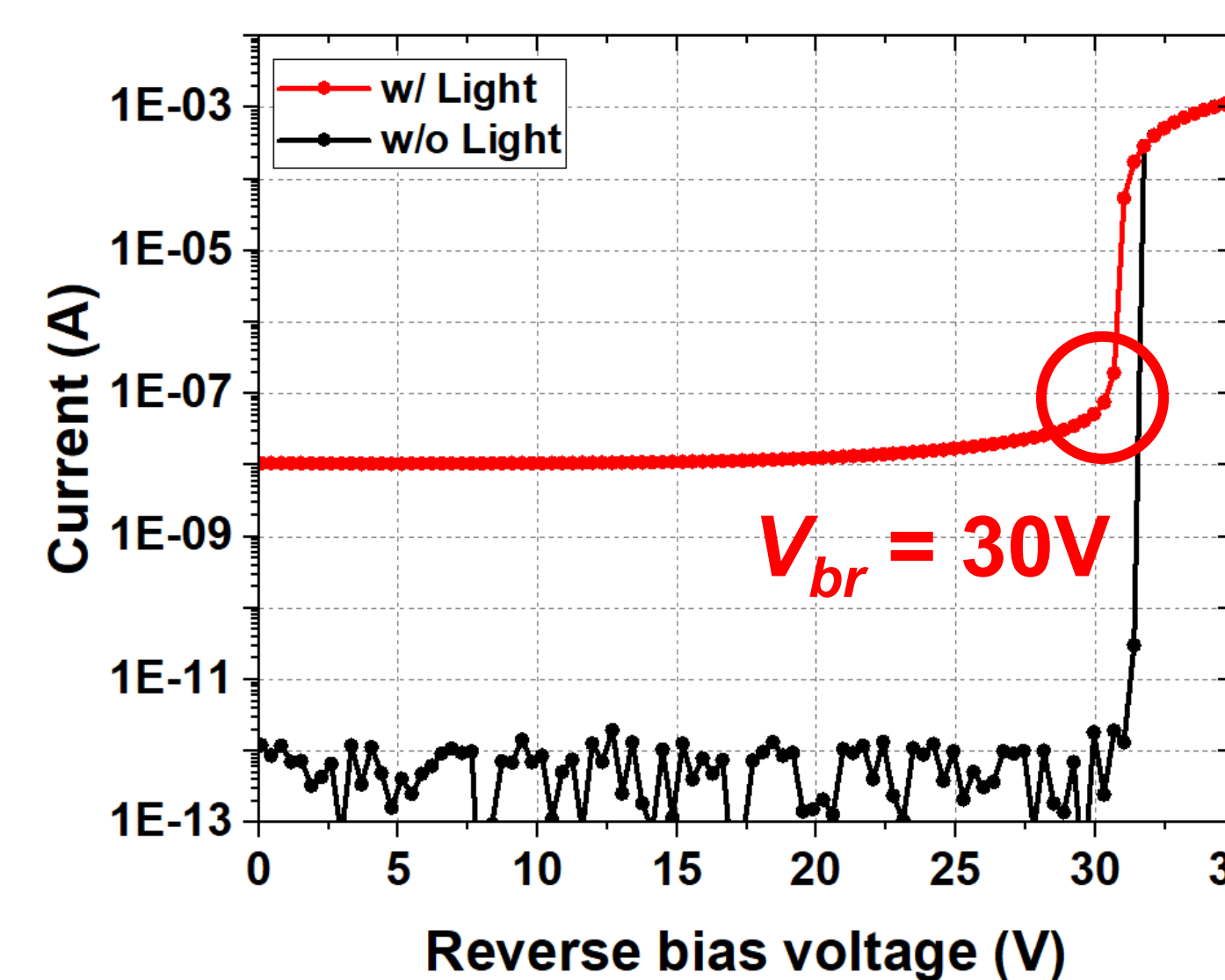
- Device features
 - Main junction : Nwell / Deep Pwell
 - Guard-ring : Virtual GR
 - Backside patterning (BSP)
 - Deep trench isolation (DTI)
 - Metal reflector

Conclusion

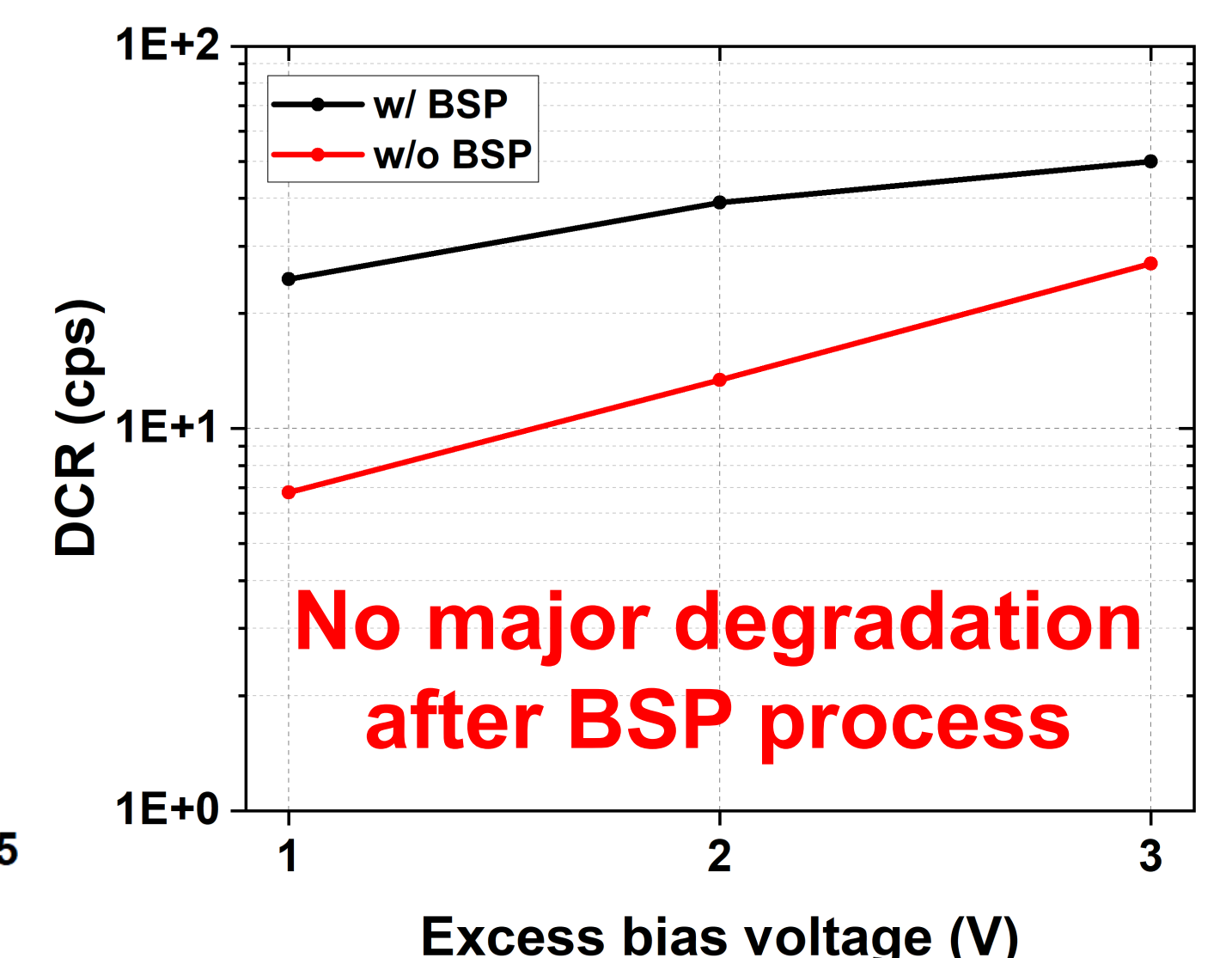
- The proposed BI non-isolated SPAD with backside patterning achieves a ~50% higher PDP at 940nm than the default SPAD while it shows a comparable DCR.
- The PDP will be improved by increasing the thickness of the P-Epi.
- It is expected to play an important role in biomedical and LiDAR applications.

Results

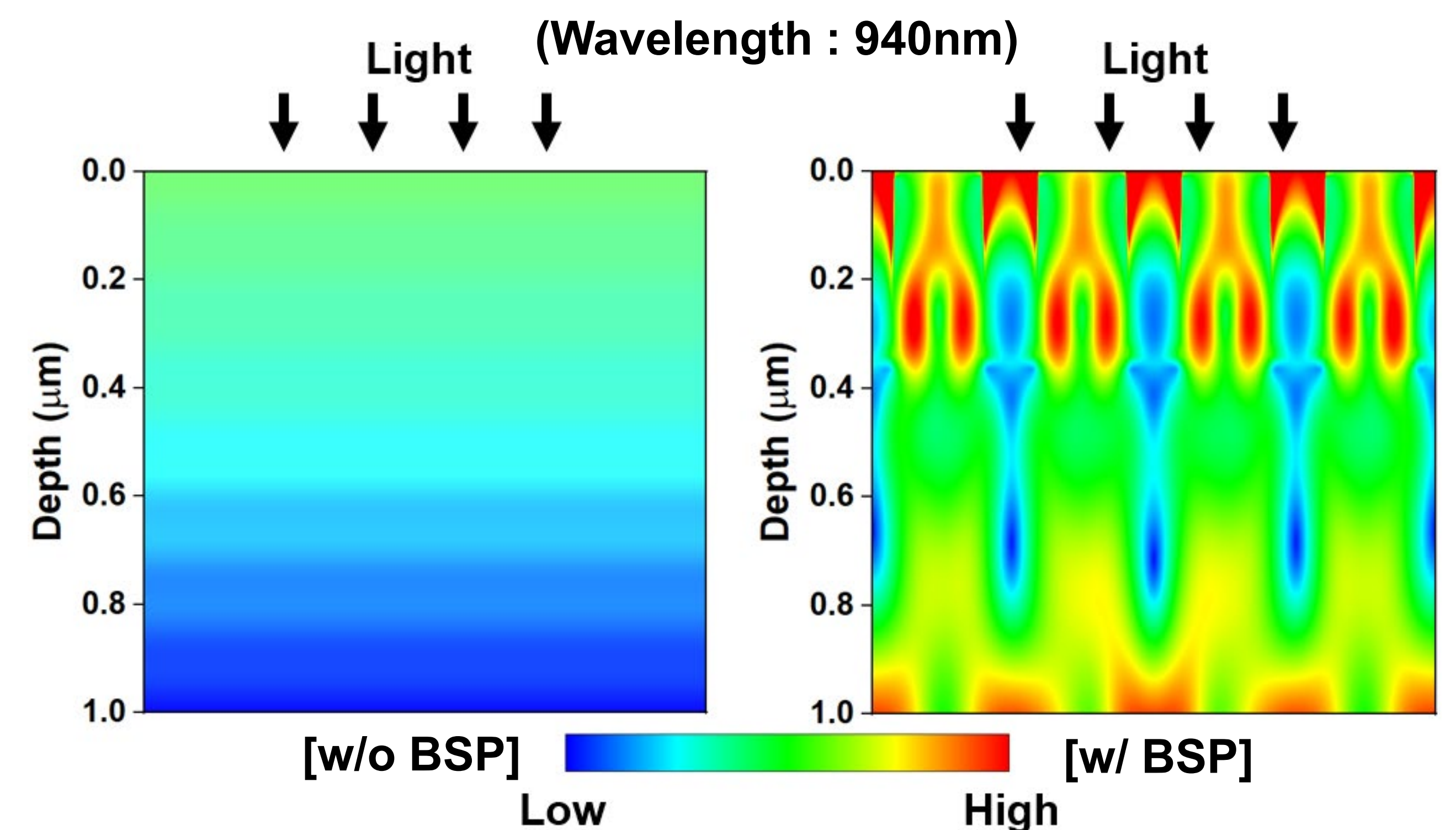
I-V characteristics



Dark count rate (DCR) comparison

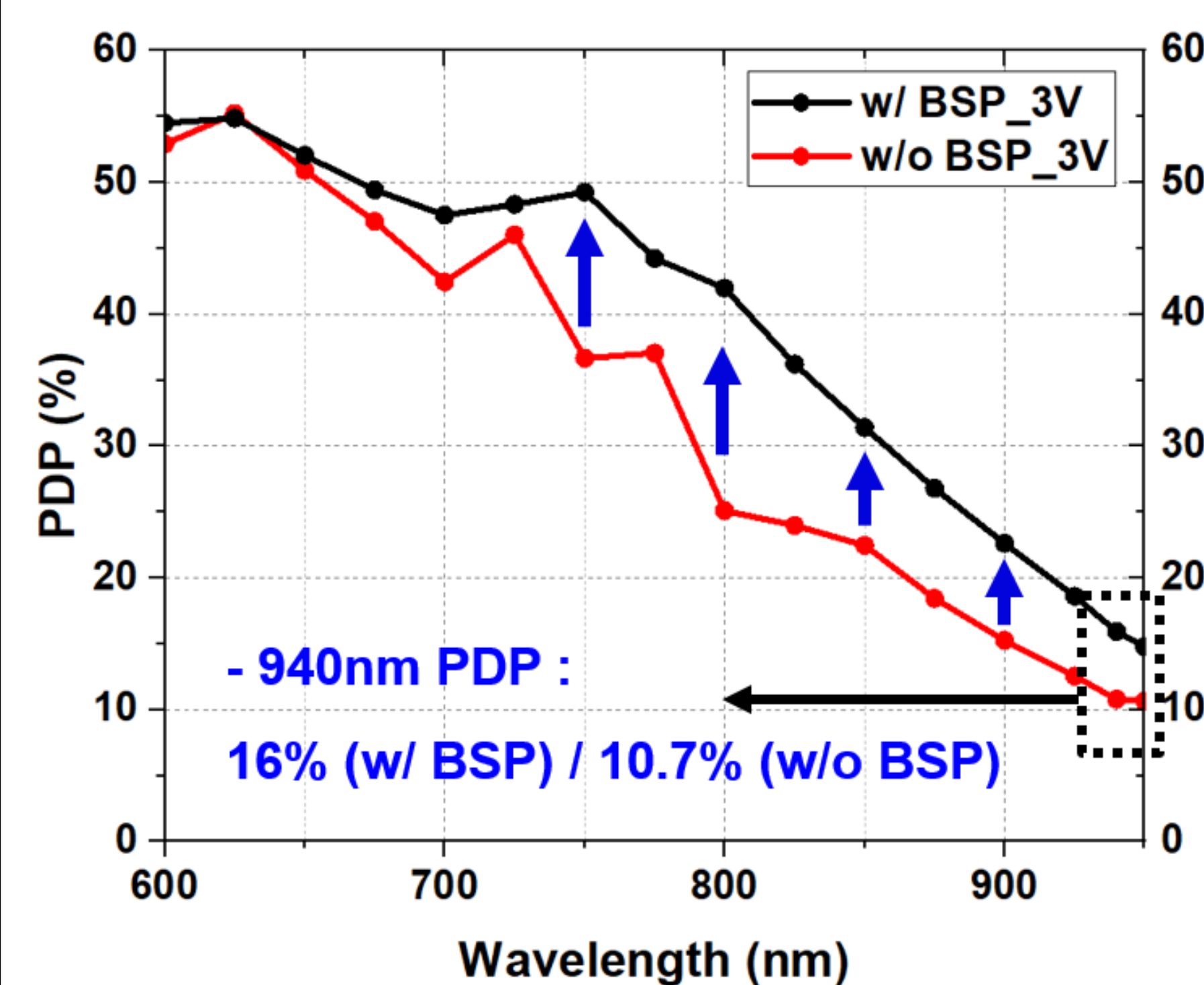


Finite-difference time-domain (FDTD) simulation



- Backside patterning (BSP) effectively enhanced the incident light through diffraction.

Photon detection probability (PDP) comparison



Thanks to BSP, the PDP improved at long-wavelengths.

Performance summary

	w/o BSP	w/ BSP
Active area	10μm	
Breakdown voltage	30V	
Excess voltage	3V	
DCR (cps / μm ²)	0.34	0.64
940nm PDP	10.7%	16%