특 허 증
CERTIFICATE OF PATENT

특 허 제 10-0931387 호
(PATENT NUMBER)

출원번호 (APPLICATION NUMBER) 제 2007-0135950 호
출 원 일 (FILING DATE:YY/MM/DD) 2007년 12월 22일
등 록 일 (REGISTRATION DATE:YY/MM/DD) 2009년 12월 03일

발명의명칭 (TITLE OF THE INVENTION)
클럭 동기화 장치 및 방법

특허권자 (PATENTEE)
등록사항란에 기재

발명자 (INVENTOR)
등록사항란에 기재

위의 발명은「특허법」에 의하여 특허등록원부에 등록되었음을 증명합니다.
(THIS IS TO CERTIFY THAT THE PATENT IS REGISTERED ON THE REGISTER OF THE KOREAN INTELLECTUAL PROPERTY OFFICE.)

2009년 12월 03일

특 허 청 장
COMMISSIONER, THE KOREAN INTELLECTUAL PROPERTY OFFICE

등 록 사 항

특 허 등록 제 10-0931387 호
(PATENT NUMBER)

특 허 권 자 (PATENTEE)
한국전자통신연구원(160171-0******)
대전 유성구 가정동 161번지

연세대학교 산학협력단(274171-0******)
서울 서대문구 신촌동 134 연세대학교

발 명 자 (INVENTOR)
이승우([redacted])
[redacted]

성창경([redacted])
[redacted]

최우영([redacted])
[redacted]

이범철([redacted])
[redacted]

이정희([redacted])
[redacted]

박대근([redacted])
[redacted]

황현용([redacted])
[redacted]

박영호([redacted])
[redacted]

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2009년12월11일
(11) 등록번호 10-0931387
(24) 등록일자 2009년12월03일

(51) Int. Cl.
H04L 7/00 (2006.01)
(21) 출원번호 10-2007-0135950
(22) 출원일자 2007년12월22일
심사청구일자 2007년12월22일
(65) 공개번호 10-2009-0068077
(43) 공개일자 2009년06월25일
(56) 선행기술조사문헌
KR1020040009269 A
JP2002163034 A

(73) 특허권자
한국전자통신연구원
대전 유성구 가정동 161번지
연세대학교 산학협력단
서울 서대문구 신촌동 134 연세대학교
(72) 발명자
이승우
성창경
(뒷면에 계속)
(74) 대리인
박병창

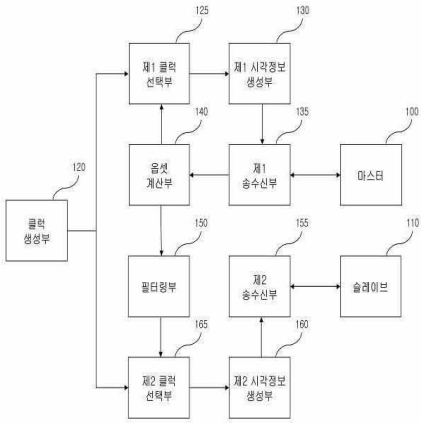
전체 청구항 수 : 총 10 항 심사관 : 장진환

(54) 클럭 동기화 장치 및 방법

(57) 요 약

본 발명은 네트워크로 연결된 마스터(master)와 슬레이브(slave)의 클럭을 동기화시키는 장치 및 방법에 관한 것이다. 그 클럭 동기화 장치는 서로 다른 위상을 가지는 복수의 클럭들을 가변적으로 선택하여 클럭의 위상을 변화시킴으로써, 동기화되는 클럭의 주파수 해상도를 향상시켜 동기화 정밀도를 높일 수 있다. 또한, 마스터와 슬레이브 사이의 주파수 옵셋을 필터링(filtering)함으로써, 동기화된 클럭 신호를 안정화할 수 있다.

대 표 도 - 도1



(72) 발명자
최우영
이범철
이정희
박대근
황현용
박영호

이 발명을 지원한 국가연구개발사업
과제고유번호 2007-S-012-01
부처명 정보통신부
연구사업명 IT성장동력기술개발
연구과제명 멀티미디어 컨버전스 네트워크 온칩 기술개발
주관기관 한국전자통신연구원
연구기간 2007.03.01~2008.02.28

특허청구의 범위

청구항 1

네트워크로 연결된 마스터(master)와 슬레이브(slave)의 클럭을 동기화시키는 장치에 있어서,

서로 다른 위상을 가지는 복수의 클럭들을 생성하는 클럭생성부;

목표 주파수 옵셋(offset)에 따라 상기 복수의 클럭들 중 어느 하나를 선택하여 출력하는 제1 클럭선택부;

상기 제1 클럭선택부에서 선택된 클럭을 이용하여 시각 정보를 생성하는 제1 시각정보생성부;

상기 마스터와 슬레이브 사이에서 송수신되는 동기 메시지와 상기 제1 시각정보생성부로부터 출력되는 시각 정보를 이용하여, 상기 마스터와 슬레이브의 클럭 사이의 시간 옵셋을 최소화하기 위한 상기 목표 주파수 옵셋을 구하는 옵셋계산부;

상기 구해진 목표 주파수 옵셋에 대해 필터링을 수행하는 필터링부;

상기 필터링된 목표 주파수 옵셋에 따라 상기 복수의 클럭들 중 어느 하나를 선택하여 출력하는 제2 클럭선택부; 및

상기 제2 클럭선택부에서 선택된 클럭을 이용하여 시각 정보를 생성하는 제2 시각정보생성부를 포함하는 것을 특징으로 하는 클럭 동기화 장치.

청구항 2

제1항에 있어서, 상기 필터링부는

저역 통과 필터(Low Pass Filter)인 것을 특징으로 하는 클럭 동기화 장치.

청구항 3

제1항에 있어서,

상기 제1, 2 클럭선택부는 상기 목표 주파수 옵셋 또는 상기 필터링된 목표주파수 옵셋을 이용하여 클럭 선택 주기를 계산하고, 상기 계산된 클럭 선택 주기마다 상기 복수의 클럭들 중 하나를 출력하는 것을 특징으로 하는 클럭 동기화 장치.

청구항 4

제3항에 있어서,

$$K = \frac{1}{|\Delta_n - \Delta_{fr}|N}$$

상기 클럭 선택 주기(K)는 다음의 수학식을 이용하여 계산되는 것을 특징으로 하는 클럭 동기화 장치.

상기 수학식에서, 상기 N은 상기 서로 다른 위상을 가지는 복수의 클럭들의 개수이고, 상기 Δ_n은 상기 목표 주파수 옵셋이며, 상기 Δ_{fr}은 상기 슬레이브의 클럭의 자유 동작 주파수 옵셋이다.

청구항 5

제1항에 있어서, 상기 옵셋계산부는

상기 동기 메시지와 시각 정보를 이용하여 상기 마스터와 슬레이브 사이의 시간 옵셋을 계산하는 시간옵셋계산부; 및

상기 계산된 시간 옵셋을 이용하여 상기 목표 주파수 옵셋을 계산하는 주파수옵셋계산부를 포함하는 것을 특징으로 하는 클럭 동기화 장치.

청구항 6

제5항에 있어서, 상기 시간옵셋계산부는

상기 마스터가 제1 동기화 메시지를 송신한 시간(T1), 상기 슬레이브가 상기 제1 동기화 메시지를 수신한 시간(T2), 상기 슬레이브가 제2 동기화 메시지를 송신한 시간(T3), 상기 마스터가 상기 제2 동기화 메시지를 수신한 시간(T4)을 이용하여 상기 마스터와 슬레이브 사이의 시간 옵셋을 계산하는 것을 특징으로 하는 클럭 동기화 장치.

청구항 7

제6항에 있어서,

상기 마스터와 슬레이브 사이의 시간 옵셋(O)은 다음의 수학식을 이용하여 계산되는 것을 특징으로 하는 클럭 동기화 장치.

$$O=\frac{(T_2-T_1)-(T_4-T_3)}{2}$$

청구항 8

제5항에 있어서, 상기 주파수옵셋계산부는

다음의 수학식을 이용하여 상기 목표 주파수 옵셋(Δ_n)을 계산하는 것을 특징으로 하는 클럭 동기화 장치.

$$\Delta_n = \Delta_{n-1} + \frac{O_{n+1} - 2O_n + O_{n-1}}{T}$$

상기 수학식에서, 상기 Δ_n은 n번째 동기 메시지의 송수신 시점에서의 목표 주파수 옵셋이고, 상기 Δ_{n-1}은 n-1번째 동기 메시지의 송수신 시점에서의 주파수 옵셋이며, 상기 O_n은 n번째 동기 메시지의 송수신 시점에서 상기 시간옵셋계산부로부터 출력된 시간 옵셋값이고, 상기 O_{n-1}은 n-1번째 동기 메시지의 송수신 시점에서 상기 시간옵셋계산부로부터 출력된 시간 옵셋값이며, 상기 T는 상기 동기 메시지의 송수신 주기이다.

청구항 9

네트워크로 연결된 마스터와 슬레이브(slave)의 클럭을 동기화시키는 방법에 있어서,

서로 다른 위상을 가지는 복수의 클럭들을 생성하는 단계;

상기 마스터와 슬레이브 사이의 동기 메시지 송수신 시간 정보를 이용하여, 상기 마스터와 슬레이브의 클럭 사이의 시간 옵셋을 최소화하기 위한 목표 주파수 옵셋을 구하는 단계;

상기 구해진 목표 주파수 옵셋에 대해 필터링을 수행하는 단계;

상기 필터링이 수행된 목표 주파수 옵셋을 이용하여 클럭 선택 주기를 계산하는 단계; 및

상기 클럭 선택 주기 마다 상기 복수의 클럭들 중 하나를 선택하여, 서로 다른 위상을 가지는 2 이상의 클럭들을 순차적으로 출력하는 단계를 포함하는 것을 특징으로 하는 클럭 동기화 방법.

청구항 10

제9항에 있어서,

상기 필터링 수행 단계는 상기 구해진 목표 주파수 옵셋에 대해 저역 통과 필터링을 수행하는 것을 특징으로 하는 클럭 동기화 방법.

명 세 서

발명의 상세한 설명

기 술 분 야

<1> 본 발명은 클럭을 동기화하는 장치 및 방법에 관한 것으로, 보다 상세하게는네트워크로 연결된 마스터(master)와 슬레이브(slave)에 공급되는 클럭을 동기화시키는 장치 및 방법에 관한 것이다.

<2> 본 발명은 정보통신부 및 정보통신연구진흥원의 IT성장동력기술개발사업의 일환으로 수행한 연구로부터 도출된 것이다[과제관리번호: 2006-S-012-01, 과제명: 멀티미디어 컨버전스 네트워크 온 칩 기술 개발].

배 경 기 술

<3> 이더넷(ethernet)과 같은 네트워크 장치들은 기본적으로 클럭 동기화를 제공하지 않고, 독립 동기(Plesiochronous) 방식을 이용한다.

<4> 또한, 부가적인 기능 확장을 위하여, 동기를 이루고자 하는 두 노드의 클럭 사이에 타임 스탬프가 포함된 메시지를 교환하여 클럭을 동기화하는 방식이 사용될 수 있다.

<5> 종래의 제1 동기화 방식은 슬레이브의 클럭은 마스터의 클럭과 메시지 교환을 통하여 얻은 시간 옵셋(offset)을 이용하여 주파수 편차를 계산하고, 이들을 이용하여 슬레이브의 시간 정보 값과 클럭 속도를 조정하여 동기화를 수행할 수 있다.

<6> 상기 종래의 제1 동기화 방식은 종래의 발진기에 의하여 구동되는 일종의 카운터인 TOD (Time Of Day) 생성기의 값을 미세하게 보정하여 시스템의 시간 값인 TOD가 보다 빨라지거나 느려지는 효과를 얻는다. 그러나 상기 제1 동기화 방식은 실제 발진기에서 생성되는 클럭 신호의 주파수를 조정하는 것이 아니므로, 동기된 클럭 신호를 필요로 하는 응용 분야에서 제한되는 분야가 발생할 수 있다.

<7> 종래의 제2 동기화 방식은, 슬레이브에 아날로그 위상 고정 루프(Analog Phase-Locked Loop)를 두고, 계산된 클럭 주파수 오차를 상쇄하기 위한 부궤환 (Negative Feedback) 방식을 사용한다. 그러나 메시지 교환 주기가 길수록 트래픽(traffic) 효율 면에서 유리한 네트워크 동기 시스템에서, 아날로그 위상 고정 루프에 사용되는 커패시터(Capacitor)의 누설 전류 등이 발생하기 때문에 메시지 교환 주기가 충분히 길어질 수 없는 단점이 있을 수 있다.

<8> 종래의 제3 동기화 방식의 경우, 상기 제2 동기화 방식과 유사하게 슬레이브에 디지털 위상 고정 루프 (Digital Phase-Locked Loop)를 두고 동기를 이룬다. 그에 따라, 상기 제2 동기화 방식와 같은 회로적인 문제점이 존재하지 않고 디지털 제어를 사용하므로 주변 잡음에 민감하지 않은 장점을 가지고 있다. 그러나 디지털 위상 고정 루프 내에서 클럭 신호를 생성하는 디지털 제어 발진기(Digitally Controlled Oscillator, DCO)의 주파수 해상도에 한계가 존재한다. 주파수 해상도가 제한 되면 슬레이브 노드의 목표 주파수 값과 실제 디지털 제어 발진기의 주파수 값 사이에 오차가 발생하며, 메시지 교환 사이의 시간 동안 이 오차로 인하여 시간 오차가 누적된다. 즉, 누적 되는 시간 오차는 주파수 오차와 메시지 교환 간격의 곱으로 결정된다.

<9> 일반적인 네트워크 동기 시스템에서, 1초 간격의 메시지 교환을 통하여 100 MHz 클럭을 동기 시키고, 1 UI (Unit Interval) 이내의 시간 오차가 누적되는 것을 허용한다고 가정할 때, 0.01ppm 이내로 디지털 제어 발진기의 주파수를 제어하여야 한다.

<10> 기존 논문에 발표된 디지털 제어 발진기 중 주파수 해상도가 높은 수준에 해당하는 16 비트 제어 코드를 사용하고 있으나, 최소 주파수 스텝이 100 MHz 기준으로 50ppm 정도에 불과하다.

<11> 또한, DAC(Digital-to-Analog Converter)을 이용하여 VCXO(Voltage-Controlled Crystal Oscillator)를 제어함으로써 디지털 제어 발진기 를 사용하는 것과 같은 효과를 낼 수 있다.

<12> 그러나, 디지털 제어 발진기가 포함하여야 하는 최대/최소 주파수 옵셋을 고려하면, 최소 15 비트 이상의 DAC을 사용하여야 하므로, 상기 제3 동기화 방식은 시스템의 복잡도를 증가시키는 단점이 있다.

발명의 내용

해결 하고자하는 과제

<13> 본 발명의 목적은, 네트워크로 연결된 마스터와 슬레이브의 클럭 신호를 동기화함에 있어, 동기화의 정밀성 및

안정성을 향상시킬 수 있는 클럭 동기화 장치 및 방법을 제공함에 있다.

과제 해결수단

<14> 상기 목적을 달성하기 위한 본 발명에 따른 클럭 동기화 장치는, 서로 다른 위상을 가지는 복수의 클럭들을 생성하는 클럭생성부; 목표 주파수 옵셋(offset)에 따라 상기 복수의 클럭들 중 어느 하나를 선택하여 출력하는 제1 클럭선택부; 상기 제1 클럭선택부에서 선택된 클럭을 이용하여 시각 정보를 생성하는 제1 시각정보생성부; 상기 마스터와 슬레이브 사이에서 송수신되는 동기 메시지와 상기 제1 시각정보생성부로부터 출력되는 시각 정보를 이용하여, 상기 마스터와 슬레이브의 클럭 사이의 시간 옵셋을 최소화하기 위한 상기 목표 주파수 옵셋을 구하는 옵셋계산부;

<15> 상기 구해진 목표 주파수 옵셋에 대해 필터링을 수행하는 필터링부; 상기 필터링된 목표 주파수 옵셋에 따라 상기 복수의 클럭들 중 어느 하나를 선택하여 출력하는 제2 클럭선택부; 및 상기 제2 클럭선택부에서 선택된 클럭을 이용하여 시각 정보를 생성하는 제2 시각정보생성부를 포함하는 것을 특징으로 한다.

<16> 한편, 본 발명에 따른 클럭 동기화 방법은, 서로 다른 위상을 가지는 복수의 클럭들을 생성하는 단계; 마스터와 슬레이브 사이의 동기 메시지 송수신 시간 정보를 이용하여, 상기 마스터와 슬레이브의 클럭 사이의 시간 옵셋을 최소화하기 위한 목표 주파수 옵셋을 구하는 단계; 상기 구해진 목표 주파수 옵셋에 대해 필터링을 수행하는 단계; 상기 필터링이 수행된 목표 주파수 옵셋을 이용하여 클럭 선택 주기를 계산하는 단계; 및 및 상기 클럭 선택 주기 마다 상기 복수의 클럭들 중 하나를 선택하여, 서로 다른 위상을 가지는 2 이상의 클럭들을 순차적으로 출력하는 단계를 포함하는 것을 특징으로 한다.

<17> 상기 목적을 달성하기 위하여 본 발명에서는, 상기 방법을 컴퓨터에서 실행시키기 위한 프로그램을 기록한 컴퓨터로 읽을 수 있는 기록매체를 제공한다.

효 과

<18> 본 발명에 따른 클럭 동기화 장치 및 방법에 의하면, 서로 다른 위상을 가지는 복수의 클럭들을 가변적으로 선택하여 클럭의 위상을 변화시킴으로써, 동기화되는 클럭의 주파수 해상도를 향상시켜 동기화 정밀도를 높일 수 있다. 또한, 마스터와 슬레이브 사이의 주파수 옵셋을 필터링(filtering)함으로써, 동기화된 클럭 신호를 안정화할 수 있다.

발명의 실시를 위한 구체적인 내용

<19> 이하에서는 도 1 내지 도 7을 참조하여 본 발명의 일실시예에 따른 클럭 동기화 장치 및 방법에 대해 설명하기로 한다.

<20> 도 1은 본 발명에 따른 클럭 동기화 장치의 구성에 대한 일실시예를 블록도로 도시한 것으로, 도시된 클럭 동기화 장치는 클럭생성부(120), 제1 클럭선택부(125), 제1 시각정보생성부(130), 제1 송수신부(135), 옵셋계산부(140), 필터링부(150), 제2 송수신부(155), 제2 클럭선택부(165), 및 제2 시각정보생성부(160)를 포함하여 구성될 수 있다.

<21> 클럭생성부(120)는 기준 클럭을 입력 받아 서로 다른 위상을 가지는 복수의 클럭들을 출력하고, 제1, 2클럭선택부(125, 165)는 상기 복수의 클럭들 중 어느 하나의 클럭을 선택하여 출력한다.

<22> 제1, 2 시각정보생성부(130, 160)는 각각 제1, 2클럭선택부(125, 165)에서 선택된 클럭을 기준으로 하여 미리 설정된 일정 주기마다 시각(time) 관련 정보를 생성한다.

<23> 옵셋계산부(140)는 네트워크에서 연결된 마스터(mater, 100)와 슬레이브(slave, 110) 사이에서 송수신된 동기 메시지와 동기 응답 메시지의 송수신 시간 정보를 이용하여, 마스터(100)와 슬레이브(110)의 클럭들 사이의 시간 옵셋(offset)을 최소화하여 클럭 동기화를 수행하기 위한 목표 주파수 옵셋을 계산한다.

<24> 도 1에 도시된 바와 같이, 상기 마스터(100)와 슬레이브(110) 사이의 메시지 송수신 시간 정보는 제1 송수신부(135)로부터 입력될 수 있다.

<25> 제2 클럭선택부(165)로부터 출력되는 슬레이브의 클럭은 마스터의 클럭과 같은 평균 주파수를 가지지만, 동기화가 수행된 상태에서도 단기적인 흔들림(fluctuation)이 존재할 수 있다. 이는 마스터와 슬레이브 사이의 송수신 시간이 1 UI로 양자화되어 있는 경우, 상기 수학식 1에 의해 계산되는 시간 옵셋이 0.5 UI 단위로 양자화

(Quantization)되기 때문이다. 그에 따라, 클럭선택부(110)로부터 출력되는 슬레이브의 클럭의 흔들림은 1 UI 이내로 감소될 수 없으며, 수 UI 정도의 흔들림을 가지게 된다.

<26> 본 발명에 따른 클럭 동기화 장치 및 방법의 경우, 상기와 같은 클럭의 흔들림에 따라 제2 시각정보생성부(120)로부터 출력되는 시각 정보가 불안정해지는 것을 감소시키기 위해, 상기 계산된 목표 주파수 옵셋에 대해 필터링을 수행하는 것이 바람직하다.

<27> 필터링부(150)는 옵셋계산부(140)에서 계산된 목표 주파수 옵셋에 대해 필터링을 수행한 후 제2 클럭선택부(165)로 출력한다.

<28> 제2 클럭선택부(165)는 상기 필터링된 목표 주파수 옵셋을 이용하여 서로 다른 위상을 가지는 복수의 클럭들 중 하나씩 선택하여 순차적으로 출력한다. 즉, 제2 클럭선택부(165)는 상기 필터링된 목표 주파수 옵셋을 이용해 서로 다른 위상을 가지는 복수의 클럭들을 일정 주기마다 하나씩 선택하여 출력함으로써, 클럭의 주파수 옵셋을 상기 계산된 목표 주파수 옵셋으로 정밀하게 조정할 수 있으며, 그에 따라 동기화된 클럭의 주파수 해상도를 높일 수 있다.

<29> 제1, 2 송수신부(155)는 마스터(100)와 슬레이브(110) 사이에서 송수신되는 메시지에 관한 정보를 입력받고, 제1, 2 시각정보생성부(130, 160)으로부터 출력되는 시각 정보를 이용하여 상기 메시지 송수신과 관련된 시각 정보를 마스터(100) 또는 슬레이브(110)로 송신할 수 있다.

<30> 상기한 바와 같이, 제2 클럭선택부(165)로부터 출력되는 클럭은 상기 필터링된 목표 주파수 옵셋에 따라 위상 제어된 것이므로, 제2 시각정보생성부(160)로부터 출력되어 슬레이브(110) 측에 제공되는 시각 정보가 매우 안정화될 수 있다.

<31> 그에 따라, 흔들림이 적은 안정적인 시각 정보를 이용하여 마스터(100)와 슬레이브(110)의 클럭을 동기화할 수 있다.

<32> 도 2에 도시된 본 발명에 따른 클럭 동기화 방법에 대한 실시예를 흐름도로 도시한 것으로, 도 2를 참조하여 옵셋계산부(140)가 목표 주파수 옵셋을 계산하고, 계산된 목표 주파수 옵셋에 따라 클럭을 선택하는 방법에 대해 보다 상세히 설명하기로 한다.

<33> 클럭생성부(120)는 기준 클럭 신호를 이용하여 동일한 위상 간격을 가지는 N개의 다중 위상 클럭들을 생성한다(200단계).

<34> 예를 들어, 클럭생성부(120)는 지연 고정 루프(Delay Locked Loop)를 이용하여 상기 N개의 다중 위상 클럭들을 생성할 수 있다. 상기 생성된 N개의 다중 위상 클럭들 사이의 위상 간격은 1/N UI(Unit Interval)일 수 있다.

<35> 옵셋계산부(140)는 제1 시각정보생성부(120)에서 생성된 클럭의 시각 정보와 마스터(100)와 슬레이브(110) 사이에 송수신한 동기 메시지의 송수신 시간 정보를 이용하여 마스터(100)와 슬레이브(110) 사이의 클럭 시간 옵셋을 최소화하기 위한 목표 주파수 옵셋을 계산한다(210단계)

<36> 제1 시각정보생성부(130)는 제1 클럭선택부(125)에서 선택된 클럭을 입력받아 동작하는 일종의 카운터이다. 제1 시각정보생성부(130)는 상기 선택된 클럭의 에지(edge)에 트리거(trigger) 되어, 클럭에 에지가 발생할 때마다 1 비트씩 증가된 코드를 생성하며, 출력 코드의 LSB는 클럭 주파수의 역수에 해당되는 시간 값을 의미한다. 그에 따라 제1 시각정보생성부(130)는 슬레이브 노드의 시간에 대한 시각 정보를 출력할 수 있다.

<37> 제2 시각정보생성부(160)는 제2 클럭선택부(165)에서 선택된 클럭을 이용하여 상기와 같은 방법을 수행함으로써 시각 정보를 생성할 수 있다.

<38> 도 3은 옵셋계산부(140)의 구성에 대한 일실시예를 블록도로 도시한 것으로, 옵셋계산부(140)는 시간옵셋계산부(141) 및 주파수옵셋계산부(142)를 포함하여 구성될 수 있다.

<39> 도 3을 참조하면, 시간옵셋계산부(141)는 마스터(100)와 슬레이브(110) 사이의 시간 옵셋을 계산한다.

<40> 도 4는 상기 시간 옵셋의 계산을 위해 마스터와 슬레이브 사이에 동기 메시지를 송수신하는 방법에 대한 일실시예를 도시한 것으로, 도 4를 참조하여 시간옵셋계산부(141)의 시간 옵셋 계산 방법에 대한 일실시예를 설명하기로 한다.

<41> 마스터는 미리 설정된 일정 주기마다 동기 메시지 및 마스터의 클럭에 기반하여 획득된 상기 동기 메시지의 송신 시간(T_1)을 슬레이브 노드로 송신한다.

<42> 슬레이브는 상기 동기 메시지를 수신한 시점에서 제2 시각정보생성부(160)가 슬레이브의 클럭에 기반하여 획득한 상기 동기 메시지의 수신 시간(T_2)을 상기 마스터로부터 수신한 상기 동기 메시지의 송신 시간(T_1)과 함께 저장한다.

<43> 상기 동기 메시지의 송신 시간(T_1)과 상기 동기 메시지의 수신 시간(T_2)의 차이는 전파 지연과 네트워크 지연을 포함할 수 있다.

<44> 따라서 슬레이브는 마스터로 지연 요청 메시지를 송신하고, 지연 요청 메시지 송신 시점에서 제2 시각정보생성부(160)가 슬레이브의 클럭에 기반하여 획득한 상기 지연 요청 메시지의 송신 시간(T_3)을 저장한다.

<45> 마스터는 상기 지연 요청 메시지를 수신한 시점에서 마스터의 클럭에 기반하여 획득된 상기 지연 요청 메시지의 수신 시간(T_4)을 검출하고, 지연 응답 메시지와 함께 상기 지연 요청 메시지의 수신 시간(T_4)을 상기 슬레이브로 송신한다.

<46> 상기와 같은 방법에 의해, 슬레이브는 상기 동기 메시지의 송수신 시간(T_1, T_2)과 상기 지연 요청 메시지의 송수신 시간(T_3, T_4)에 관한 정보를 획득할 수 있다.

<47> 시간옵셋계산부(141)는 다음의 수학식 1과 같이 계산하여 마스터(100)와 슬레이브(110) 사이의 시간 옵셋(O)과 지연(D)을 계산할 수 있다.

수학식 1

$$O=\frac{(T_2-T_1)-(T_4-T_3)}{2}$$

$$D=\frac{(T_2-T_1)+(T_4-T_5)}{2}$$

<48>

<49> 주파수옵셋계산부(142)는 시간옵셋계산부(141)에서 계산된 시간 옵셋을 이용하여 마스터와 슬레이브 사이의 목표 주파수 옵셋을 계산할 수 있다.

<50> 도 5 및 도 6은 목표 주파수 옵셋을 산출하는 방법에 대한 일실시예를 설명하기 위한 것으로, 도 5 및 도 6을 참조하여 주파수옵셋계산부(142)의 목표 주파수 옵셋 계산 방법에 대한 일실시예를 설명하기로 한다.

<51> 도 5 에서, 가로축은 동기 시스템의 기준 시간인 마스터의 시간을 나타내며, 세로축은 마스터와 슬레이브 각각의 시간을 나타낸다. T는 마스터와 슬레이브 사이의 메시지 교환 주기를 의미하며, t_n은 n번째 메시지 교환 시점에서 슬레이브 의 시간, Δn은 n번째 메시지 교환 직후 시점에서의 마스터와 슬레이브의 클럭 사이의 주파수 옵셋을 의미한다.

<52> 도 6은 도 5에 도시된 슬레이브 클럭의 시간 값에서 마스터 클럭의 시간 값을 감한 것으로, 마스터 클럭에 대한 슬레이브 클럭의 상대적 오차를 나타낸다. 도 6에서, O_n은 n번째 메시지 교환 시점에서 상기 수학식 1에 의해 계산된 시간 옵셋을 의미한다.

<53> 주파수옵셋계산부(142)는 시간옵셋계산부(141)에서 계산된 시간 옵셋들을 이용하여 다음의 수학식 2와 같이 계산해 마스터(100)와 슬레이브(110)의 클럭 사이의 주파수 옵셋을 계산할 수 있다.

수학식 2

$$\frac{O_n - O_{n-1}}{T} = \Delta_{n-1}$$

$$\frac{O_{n+1} - O_n}{T} = \Delta_n$$

<54>

<55> 또한, 상기 수학식 2를 이용하여 다음의 수학식 3을 얻을 수 있다.

수학식 3

$$\Delta_n = \Delta_{n-1} + \frac{O_{n+1} - 2O_n + O_{n-1}}{T}$$

<56>

<57> 삭제

<58> 상기 목표 주파수 옵셋은 n+1 번째 메시지 교환 시점에서의 마스터와 슬레이브의 클럭 사이의 시간 옵셋(O_{n+1})을 최소화하기 위한 n번째 메시지 교환 직후 시점에서의 마스터와 슬레이브의 클럭 사이의 주파수 옵셋이므로, 목표 주파수 옵셋(Δ_n)은 상기 수학식 3에서 O_{n+1}을 0으로 했을 때의 주파수 옵셋 값일 수 있다.

<59> 따라서 목표 주파수 옵셋(Δ_n)은 다음의 수학식 4와 같이 계산하여 구해질 수 있다.

수학식 4

$$\Delta_n = \Delta_{n-1} + \frac{-2O_n + O_{n-1}}{T}$$

<60>

<61> 삭제

<62> 즉, 주파수옵셋계산부(142)는 시간옵셋계산부(141)가 n-1번째 메시지 교환 시점에서 계산한 마스터와 슬레이브 사이의 시간 옵셋(O_{n-1}), n번째 메시지 교환 시점에서 계산한 시간 옵셋(O_n), n-1번째 메시지 교환 직후 시점에서의 마스터와 슬레이브 사이의 주파수 옵셋(Δ_{n-1}) 및 메시지 송수신 주기(T)를 이용해 상기 수학식 4와 같이 계산하여 목표 주파수 옵셋(Δ_n)을 계산할 수 있다.

<63> 다음으로, 필터링부(150)는 상기 계산된 목표 주파수 옵셋(Δ_n)에 대해 필터링을 수행한다(220 단계).

<64> 예를 들어, 필터링부(150)는 상기 목표 주파수 옵셋(Δ_n)에서 고주파 성분을 저거하고 저주파 성분 만을 남기기 위한 저역 통과 필터(Low Pass Filter)일 수 있다.

<65> 상기한 바와 같이 상기 목표 주파수 옵셋(Δn)을 필터링하여 사용함으로써, 상기 필터링된 목표 주파수 옵셋(Δn)에 따라 위상 제어되는 클럭에 기반해 제2 시각정보생성부(160)에서 생성되는 시각 정보가 흔들림 없이 안정된 값을 가질 수 있다.

<66> 그에 따라, 클럭 동기화를 위해 제공되는 시각 정보가 안정되어, 보다 안정하고 정밀한 클럭의 동기화가 가능할 수 있다.

<67> 제2 클럭선택부(165)는 필터링부(150)로부터 출력된 필터링된 목표 주파수 옵셋(Δn)에 따라 서로 다른 위상을

가지는 다중 위상 클럭들 중 하나를 선택하여 출력하는 주기인 클럭 선택 주기(K)를 계산한다(230 단계).

<68> 제2 클럭선택부(165)는 상기 계산된 클럭 선택 주기(K)에 따라 위상 제어 코드 생성하고, 상기 생성된 다중 위상 클럭들 중 상기 위상 제어 코드에 대응되는 클럭을 선택하여 출력한다(240 단계).

<69> 제2 클럭선택부(165)는 상기 계산된 주기(K)마다 상기 위상 제어 코드를 한 단계씩 증가시킴으로써, 주기적으로 슬레이브 클럭의 위상을 쉬프트(shift)하여 상기 목표 주파수 옵셋(Δn)을 생성할 수 있다.

<70> 도 7은 제1, 2 클럭선택부(125, 165)의 클럭 선택 방법에 대한 일실시예를 도시한 것으로, 도 7을 참조하여 제1, 2 클럭선택부(125, 165)가 목표 주파수 옵셋에 따라 다중 위상 클럭들을 순차적으로 선택하여 출력하는 방법에 대한 일실시예를 설명하기로 한다.

<71> 도 7을 참조하면, 하나의 메시지 교환 구간, 즉 nT에서 (n+1)T까지의 시간 동안 M_n번의 위상 쉬프트가 이루어지는 경우, 유효 주파수(Δn) 다음의 수학식 5와 같이 정의될 수 있다.

수학식 5

$$\frac{M_n}{Nf_0} = |\Delta_{fr}T - \Delta_n T|$$

<73>

<74> 상기 수학식 5에서, Δ_{fr}은 슬레이브 클럭의 자유 동작 주파수 옵셋을 의미하며, 이전 메시지 구간에서의 결과값을 이용하여 다음의 수학식 6과 같이 계산될 수 있다. 또한, 상기 f_0는 클럭의 기준 주파수를 의미한다.

수학식 6

$$\Delta_{fr} = \frac{1}{T}\left\{ O_n - O_{n-1}\frac{M_n}{Nf_0} \right\}$$

<75>

<76> 또한, 상기 수학식 5를 M_n에 관하여 정리하면 다음의 수학식 7과 같다.

수학식 7

$$M_n = Nf_0T|\Delta_{fr} - \Delta_n|$$

<77>

<78> 상기 nT에서 (n+1)T까지의 구간 동안 상기 클럭 선택 주기(K)마다 한번씩 총 M_n번 위상을 쉬프트 한다고 가정하면, 상기 클럭 선택 주기(K)은 다음의 수학식 8과 같이 계산될 수 있다.

수학식 8

$$K = \frac{f_0T}{M_n} = \frac{1}{|\Delta_n - \Delta_{fr}|N}$$

<79>

<80> 상기 수학식 8에 의해 계산되는 클럭 선택 주기(K)가 정수가 아닌 경우, 상기 클럭 선택 주기(K)는 상기 수학식 8에 의해 계산되는 값에 가장 가까운 정수를 취할 수 있다.

<81> 도 7에 도시된 바와 같이, 제1, 2 클럭선택부(125, 165)는 상기와 같은 방법에 의해 계산된 클럭 선택 주기(K)마다 상기 슬레이브 클럭의 위상을 쉬프트함으로써, 제1, 2 클럭선택부(125, 165)로부터 출력되는 클럭의 주파

수 옵셋이 상기 목표 주파수 옵셋(Δn) 또는 상기 필터링된 목표 주파수 옵셋 값을 가지도록 할 수 있다.

<82> 한편, 본 발명은 또한 컴퓨터로 읽을 수 있는 기록매체에 컴퓨터가 읽을 수 있는 코드로서 구현하는 것이 가능하다. 컴퓨터가 읽을 수 있는 기록매체는 컴퓨터 시스템에 의하여 읽혀질 수 있는 데이터가 저장되는 모든 종류의 기록장치를 포함한다. 컴퓨터가 읽을 수 있는 기록매체의 예로는 ROM, RAM, CD-ROM, 자기 테이프, 플로피 디스크, 광 데이터 저장장치 등이 있으며, 또한 캐리어 웨이브(예를 들어 인터넷을 통한 전송)의 형태로 구현되는 것도 포함한다. 또한 컴퓨터가 읽을 수 있는 기록매체는 네트워크로 연결된 컴퓨터 시스템에 분산되어, 분산방식으로 컴퓨터가 읽을 수 있는 코드가 저장되고 실행될 수 있다.

<83> 또한, 이상에서는 본 발명의 바람직한 실시예에 대하여 도시하고 설명하였지만, 본 발명은 상술한 특정의 실시예에 한정되지 아니하며, 청구범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 기술분야에서 통상의 지식을 가진자에 의해 다양한 변형실시가 가능한 것은 물론이고, 이러한 변형실시들은 본 발명의 기술적 사상이나 전망으로부터 개별적으로 이해되어져서는 안될 것이다.

도면의 간단한 설명

<84> 도 1은 본 발명에 따른 클럭 동기화 장치의 구성에 대한 일실시예를 나타나내는 블록도이다.

<85> 도 2는 본 발명에 따른 클럭 동기화 방법에 대한 일실시예를 나타나내는 흐름도이다.

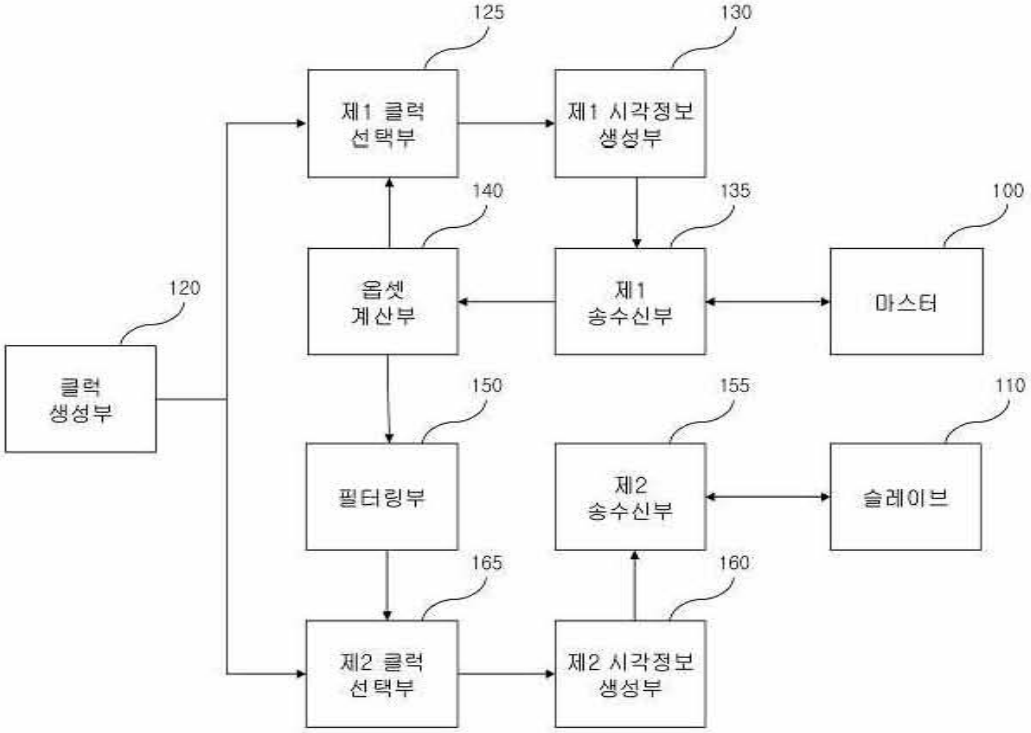
<86> 도 3은 도 1의 옵셋구성부의 구성에 대한 일실시예를 나타내는 블록도이다.

<87> 도 4는 마스터와 슬레이브 사이의 동기 메시지 송수신 방법에 대한 일실시예를 나타내는 도면이다.

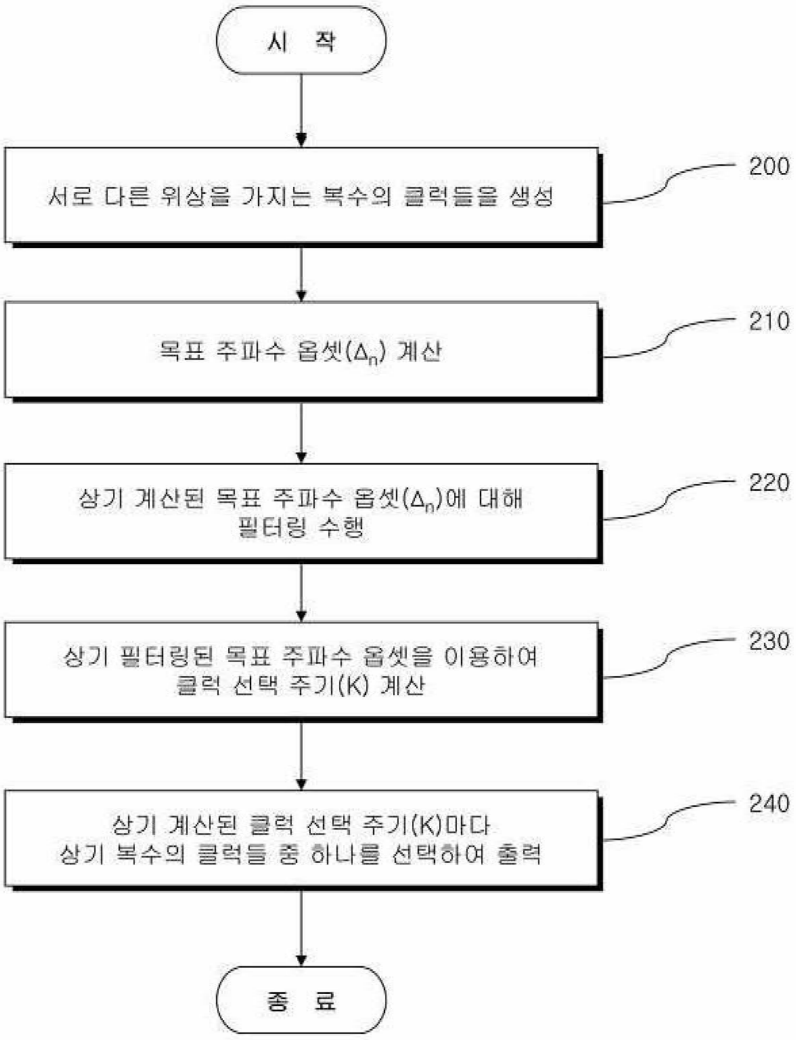
<88> 도 5 내지 도 7은 목표 주파수 옵셋 계산 방법에 대한 실시예를 설명하기 위한 도면이다.

도면

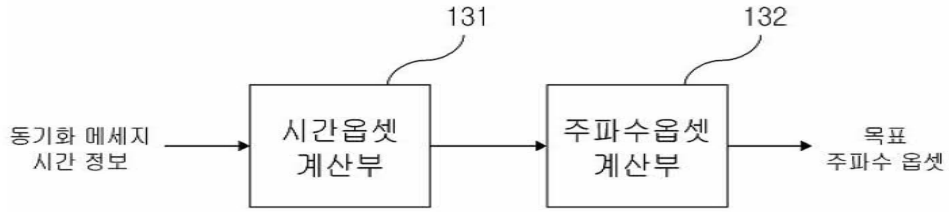
도면1



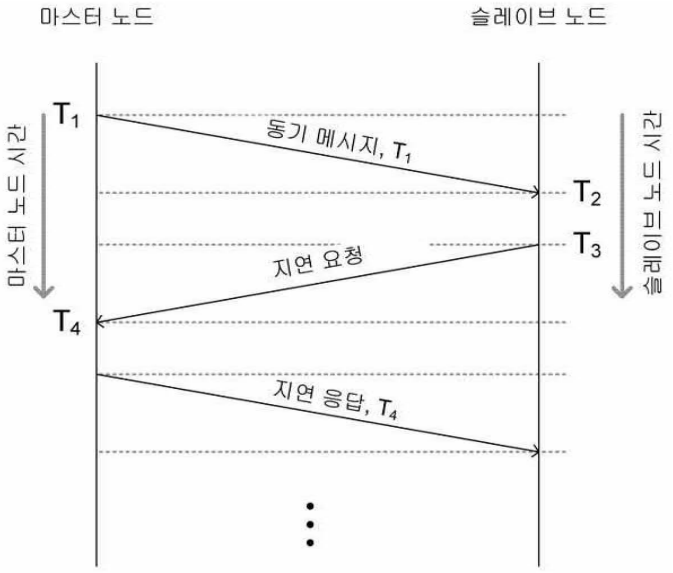
도면2


시 작
서로 다른 위상을 가지는 복수의 클럭들을 생성
200
목표 주파수 옵셋(Δ_n) 계산
210
상기 계산된 목표 주파수 옵셋(Δ_n)에 대해
필터링 수행
220
상기 필터링된 목표 주파수 옵셋을 이용하여
클럭 선택 주기(K) 계산
230
상기 계산된 클럭 선택 주기(K)마다
상기 복수의 클럭들 중 하나를 선택하여 출력
240
종 료

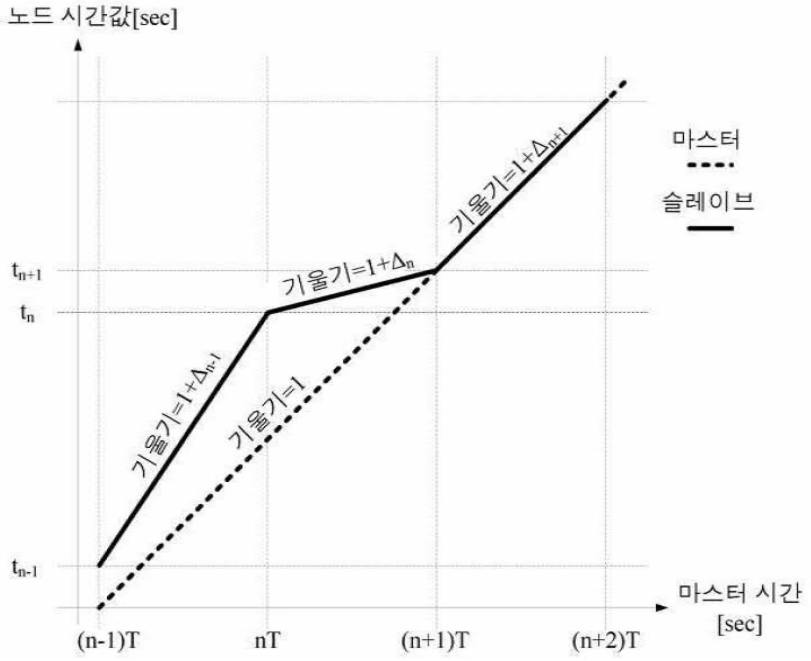
도면3


131
132
동기화 메세지
시간 정보
시간옵셋
계산부
주파수옵셋
계산부
목표
주파수 옵셋

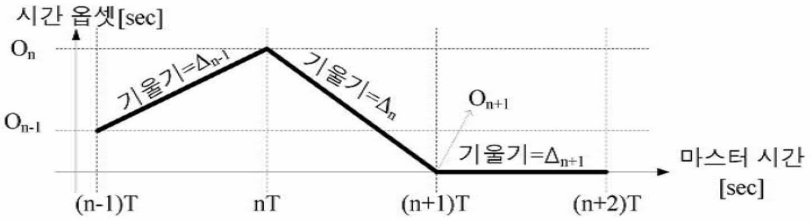
도면4


마스터 노드
슬레이브 노드
T1
동기 메시지, T1
T2
T3
지연 요청
T4
지연 응답, T4
마스터 노드 시간
슬레이브 노드 시간

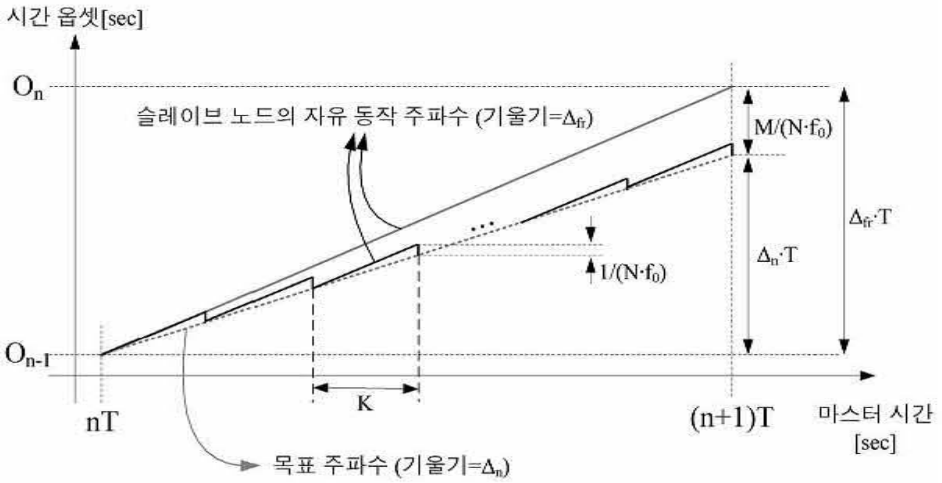
도면5


노드 시간값[sec]
마스터
슬레이브
기울기=1+Δn+1
기울기=1+Δn
기울기=1+Δn-1
기울기=1
tn+1
tn
tn-1
마스터 시간
[sec]
(n-1)T
nT
(n+1)T
(n+2)T

도면6


시간 옵셋[sec]
On
On-1
기울기=Δn-1
기울기=Δn
On+1
기울기=Δn+1
마스터 시간
[sec]
(n-1)T
nT
(n+1)T
(n+2)T

도면7


시간 옵셋[sec]
O_n
슬레이브 노드의 자유 동작 주파수 (기울기=Δ_{fr})
$M/(N \cdot f_0)$
$\Delta_{fr} \cdot T$
$\Delta_n \cdot T$
$1/(N \cdot f_0)$
O_{n-1}
K
nT
(n+1)T
마스터 시간
[sec]
목표 주파수 (기울기=Δ_n)